

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2005 年 9 月 1 日 (01.09.2005)

PCT

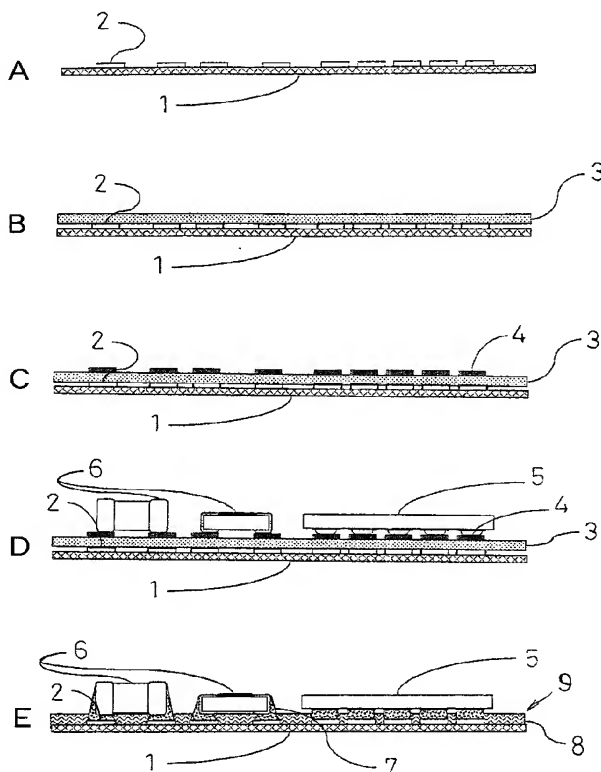
(10) 国際公開番号  
WO 2005/081602 A1

- (51) 国際特許分類: H05K 3/34
- (21) 国際出願番号: PCT/JP2005/003043
- (22) 国際出願日: 2005 年 2 月 24 日 (24.02.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願2004-048356 2004 年 2 月 24 日 (24.02.2004) JP  
特願2004-054674 2004 年 2 月 27 日 (27.02.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 森 将人 (MORI, Masato). 大西 浩昭 (ONISHI, Hiroaki). 平野 正人 (HIRANO, Masato). 西田 一人 (NISHIDA, Kazuto).
- (74) 代理人: 石原勝 (ISHIHARA, Masaru); 〒5300047 大阪府大阪市北区西天満 3 丁目 1 番 6 号 辰野西天満ビル 5 階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

[続葉有]

(54) Title: ELECTRONIC COMPONENT MOUNTING METHOD, AND CIRCUIT BOARD AND CIRCUIT BOARD UNIT USED THEREIN

(54) 発明の名称: 電子部品実装方法及それに用いる回路基板及び回路基板ユニット



(57) Abstract: An electronic component mounting method is composed of a process of arranging unhardened reinforcing resin (3, 15) on a circuit board (1), a process of arranging a solder paste (4) on an upper part of a bonding area of the circuit board (1) whereupon electrodes (5a, 6a) of electronic components (5, 6) are to be bonded, a process of mounting the electronic components (5, 6) on the circuit board (1), and a process of heating the circuit board (1) whereupon the reinforcing resin (3, 15) and the solder paste (4) are arranged and the electronic components (5, 6) are mounted, and then cooling it. By the electronic component mounting method, mounting with high bonding reliability can be performed, conventional surface mounting processes can be applied without a change, and electronic component miniaturization and pitch reduction can be coped with, without deteriorating productivity and mounting quality.

(57) 要約: 回路基板 (1) 上に未硬化の補強樹脂 (3, 15) を配置する工程と、電子部品 (5, 6) の電極 (5a, 6a) を接合する回路基板 (1) の接合箇所の上に半田ペースト (4) を配置する工程と、回路基板 (1) 上に電子部品 (5, 6) を搭載する工程と、補強樹脂 (3, 15) と半田ペースト (4) が配置され、電子部品 (5, 6) が搭載された回路基板 (1) を加熱した後冷却する電子部品実装方法によって、接合信頼性の高い実装を行えるとともに、従来の表面実装工程をそのまま適用でき、さらに電子部品の微小・狭ピッチ化に対し

ても生産性、実装品質を低下させることなく対応できるようにした。



SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,  
VC, VN, YU, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 請求の範囲の補正の期限前の公開であり、補正書受領の際には再公開される。

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

## 明 細 書

### 電子部品実装方法とそれに用いる回路基板及び回路基板ユニット 技術分野

[0001] 本発明は電子部品実装方法に関し、特に回路基板と電子部品の接合部を樹脂にて補強する電子部品実装方法に関するものであり、またその電子部品実装方法に用いる回路基板及び電子部品を実装した回路基板ユニットに関するものである。

### 背景技術

[0002] 電子部品を回路基板に半田接合にて実装する方法としては、表面実装技術が一般的に知られている。この表面実装プロセスを説明すると、

#### 1. 半田ペースト印刷工程

接合材料としての半田ペーストを回路基板の電極ランドに印刷する

#### 2. 電子部品搭載工程

回路基板の電極ランド上に印刷された半田ペーストの上に電子部品の電極を配置するように電子部品を搭載する

#### 3. リフロー工程

半田ペーストを加熱溶融させ、回路基板と電子部品を半田接合する  
の各工程が行われる。

[0003] ところで、近年、電子機器類の軽薄短小化が進むにつれて、電子部品の小型化が加速し、またCSP (Chip Size Package) などのエリアアレイ型部品の電極の狭ピッチ化が加速している。それに伴って、回路基板と電子部品との接合に用いられる半田量が微量となっており、接合強度の低下が問題となる。

[0004] そこで、回路基板と電子部品の接合部を補強する接合方法として、予め電極ランド上に半田を付与された回路基板上に、熱硬化性のフラックス樹脂シートを貼り付け、その上に電子部品を搭載し、加熱することによって半田接合及び接合部の補強を施す方法が提案されている(例えば、特許文献1参照。 )。

[0005] この従来の補強工法について、図9A～図9Fを参照して説明する。図9Aにおいて、回路基板21の電極ランド(図示せず)上には予め半田23が付与されている。この

回路基板21上に熱硬化性のフラックス樹脂シート24を貼り付け(図9B、図9C)、その上に電子部品25を搭載し(図9D、図9E)、その後リフロー炉に通して熱を加えることによって、半田23にて回路基板21と電子部品25の電極25aが接合されるとともに、熱硬化性のフラックス樹脂シート24が硬化し、硬化した樹脂シート27にて半田接合部が補強される(図9F)。

- [0006] また、他の接合部補強工法として、キャピラリーフロー工法が周知となっている。このキャピラリーフロー工法とは、表面実装工程(半田ペースト供給、部品搭載、半田接合(リフロー))の後、半田接合部に補強材料を供給し、一定時間加熱を行い、補強材料を硬化させ、接合部の補強効果を得る方法である。
- [0007] その実装工程を図10A〜図10Fを参照して説明する。図10Aにおいて、回路基板21は、チップ部品25の電極25aやCSP26の電極26aが接合される電極ランド22を形成したものが供給される。
- [0008] 次に、半田ペースト印刷工程として、回路基板21を所望のパターン開口部が形成された金属製のマスク(図示せず)に位置決めして重ね合わせ、印刷用のスキージ(図示せず)をマスク上に適正な印圧で接触させた状態で印刷方向に沿って直線移動させ、半田ペーストをマスクの開口部に充填させた後、回路基板21をマスクから版離れさせることにより、マスクを介して回路基板21の電極ランド22上に半田ペースト28を印刷、塗布する(図10B)。
- [0009] 次に、電子部品搭載工程として、電子部品搭載用の吸着ノズル(図示せず)により電子部品25、26を吸着して位置決めした後、電子部品25、26を回路基板21上に搭載する(図10C)。この際、チップ部品25の電極25aや、CSP26の電極26aは、電極ランド22に印刷された半田ペースト28の上に載せられ、これらの半田ペースト28の粘着力により電子部品25、26が保持されて次の工程に進む。
- [0010] 次に、リフロー工程として、熱風や赤外線ヒーター等の熱源(図示せず)により加熱して、印刷された半田ペースト28を溶融し、溶融して凝固した半田29にて回路基板21上に電子部品25、26を接合する(図10D)。
- [0011] 以上の工程で、回路基板21の電極ランド22と電子部品25、26の電極25a、26aとの半田付けが完了するが、近年はCSP等のパッケージ部品の小型・多ピン化によつ

て電極の狭ピッチ化や微細化が進み、半田29による接合強度が不足する等の接合信頼性が低下するという問題がある。そこで、CSP26と回路基板21の隙間にアンダーフィルと呼ばれる補強用の樹脂を充填・硬化する工程が別工程で追加される。このアンダーフィル充填工程として、半田29にて接合されているCSP26と回路基板21との隙間に塗布装置(図示せず)等により未硬化樹脂材料31を塗布することにより毛細管現象で隙間に充填させる(図10E)。

[0012] 最後に、アンダーフィル硬化工程として、熱風や赤外線ヒーター等の熱源(図示せず)により加熱して、充填した未硬化樹脂材料31を硬化させ、硬化した補強樹脂32にてCSP26と回路基板21を接着して接合部を補強する(図10F)。以上の工程により回路基板21に電子部品25、26が実装された回路基板ユニットが製造されていた。

[0013] しかしながら、図10A～図10Fに示した電子部品実装方法では、回路基板21の電極ランド22と電子部品25、26の電極との半田付け工程が完了した後に、別工程にてアンダーフィルの充填及び硬化が必要であり、製造工程が複雑になって製造コストが高くなることや生産性が低下するなどの問題がある。

[0014] また、近年の電子機器の小型・高機能化に伴い、電子部品実装基板の小型・高密度化の要求から、CSP等のパッケージ部品の小型・多ピン化による電極の狭ピッチ化や微細化が益々進んでおり、最近では電極(ボール)ピッチが0.4mmのCSPが量産され始め、今後も狭ピッチ化が急速に進むと予測されている。しかるに、電極ピッチ0.5mmのCSPと、1.0×0.5mmや0.6×0.3mmのチップ部品などの従来サイズの電子部品の実装においては、回路基板上へのクリーム半田印刷は、通常0.10mm以上(0.10～0.15mm程度)の均一厚の金属製マスクを用いており、すべての電子部品に対して印刷厚は一定であったが、電極ピッチが0.4mm以下のCSPになると、マスクの開口部の寸法が小さくなり、従来の0.10mm以上のマスク厚では、クリーム半田がマスクの開口部に詰まってしまい、印刷欠け等の印刷不良が発生する。これを回避するために、マスク厚を薄くすると、逆に従来サイズの電子部品のクリーム半田量が少なくなって実装後の半田接合強度が弱くなり、接合信頼性が低下する結果となってしまう。このように、CSPの電極の狭ピッチ化により、従来サイズの電子部品と狭ピッチの電子部品を同一の回路基板に一括で実装することができないという

問題がある。

- [0015] そこで、このような問題を解決する手段として、ノーフローアンダーフィル実装方法が提案されている(例えば、特許文献2参照。)。ノーフローアンダーフィル実装方法は、フラックス成分を含んでいて半田付け時のフラックス作用を有するとともに、硬化することにより上記アンダーフィルと同様の接合信頼性向上の作用を発揮する樹脂を用いる実装方法である。
- [0016] このノーフローアンダーフィル実装方法の各工程について、図11A～図11Eを参照して説明する。図11Aにおいて、回路基板21は、チップ部品25の電極25aやCSP26の電極26aが接合される電極ランド22を形成したものが供給される。
- [0017] 次に、半田ペースト印刷工程として、所望のパターン開口部が形成された0.10mm以上の均一厚の金属製マスクを用いて、半田ペースト28を印刷、塗布する。ここで、狭ピッチCSP26が実装される電極ランド22に対応した部分にはマスクの開口部を形成せずに、図11Bに示すように、狭ピッチのCSP26が実装される電極ランド22には半田ペースト28の印刷を行わないようにする。これにより、従来の0.10mm以上のマスク厚における狭ピッチのCSP部分での印刷欠け等の印刷不良を回避する。
- [0018] 次に、ノーフローアンダーフィル塗布工程として、図11Cに示すように、狭ピッチCSP26用の電極ランド22上に塗布装置(図示せず)等により必要量の未硬化樹脂材料33を予め塗布する。
- [0019] 次に、電子部品搭載工程として、電子部品装着用の吸着ノズル(図示せず)により電子部品25、26を順次吸着して位置決めした後、図11Dに示すように、電子部品25、26を回路基板21上に搭載する。この際、チップ部品25の電極25aや、狭ピッチCSP26の電極26aは、電極ランド22に印刷された半田ペースト28上、及び電極ランド22に塗布された未硬化樹脂材料33上にそれぞれ載せられ、これらの粘着力により電子部品25、26が保持されて次の工程に進む。
- [0020] 最後に、リフロー工程として、熱風や赤外線ヒーター等の熱源(図示せず)により加熱して、図11Eに示すように、回路基板21上に電子部品25、26を半田付けする。この際、チップ部品25の電極25aと電極ランド22は、半田ペースト28が溶融して半田29にて半田付けされ、狭ピッチCSP26の電極26aと電極ランド22は、半田ボールに

て形成された電極26a自体が溶融した半田30にて半田付けされる。また、このリフロー工程において未硬化樹脂材料33も合わせて硬化し、硬化した補強樹脂34にて狭ピッチCSP26と回路基板21が接着固定され、狭ピッチCSP26の電極26aと電極ランド22の接合部が補強される。

特許文献1:特開2001-239395号公報

特許文献2:特許第2589239号公報

- [0021] しかしながら、図9A〜図9Fに示した、熱硬化性のフラックス樹脂シート24を用いて接合部の補強を行う電子部品実装方法では、回路基板21の電極ランド上に予め半田23を形成する必要性があり、生産性が悪くなるという問題がある。また、フラックス樹脂シート24上に電子部品25を搭載した後、リフロー炉に通す間に電子部品25の保持力不足によって電子部品25が欠落する恐れがあるという問題があった。
- [0022] また、図10A〜図10Fに示した、キャピラリーフロー工法においては、既に述べたような問題があり、その解消を図った図11A〜図11Eに示したノーフローアンダーフィル実装方法では、以下のような問題を有している。
- [0023] まず、狭ピッチCSP26が実装される電極ランド22に半田ペーストの印刷を行わないが、通常、CSP26の電極26a(ボール)は高さばらつきを有しており、図11Dに示すように、電極高さの低い電極Xの場合、狭ピッチCSP26を装着した後、電極Xに比べて電極高さの高い電極26aは電極ランド22と接触するが、電極Xは電極ランド22に届かず接触しない。このような状態でリフローを行うと、この電極高さばらつきを吸収することができずに、図11EにYで示すように、電極26aと電極ランド22が接合されず、未接合等の実装不良が発生するという問題がある。
- [0024] また、ノーフローアンダーフィル実装方法では、CSP26の電極26aと回路基板21の電極ランド22とを半田ボールにて形成された電極26a自体を溶融して半田付けするが、電極26aの半田量は非常に微量であり、半田付け後の接合強度は極めて低く、補強樹脂34にて補強を行っても接合信頼性が確保できないという問題がある。
- [0025] さらに、CSP26の電極26aはリフロー工程の加熱により溶融する半田ボールで形成する必要があるが、リフロー工程の加熱により溶融しない銅ボール、真鍮ボール、高温半田ボールなどにて電極26aが形成されたCSP26は実装することができないとい

う問題がある。

- [0026] 本発明は、上記従来の問題点に鑑み、電子部品と回路基板とを半田接合すると同時に補強樹脂にて半田接合部を補強することができて接合信頼性の高い実装が行え、かつ従来表面実装工程をそのまま適用でき、さらに電子部品の微小・狭ピッチ化に対しても生産性、実装品質を低下させることなく対応できる電子部品実装方法と、それに用いる回路基板と、電子部品を実装した回路基板ユニットを提供することを目的とする。

### 発明の開示

- [0027] 本発明の電子部品実装方法は、回路基板と電子部品の接合部を樹脂にて補強する電子部品実装方法であって、回路基板上に未硬化の補強樹脂を配置する工程と、電子部品の電極を接合する回路基板の接合箇所の上部に半田ペーストを配置する工程と、回路基板上に電子部品を搭載する工程と、補強樹脂と半田ペーストが配置され、電子部品が搭載された回路基板を加熱した後冷却するものである。
- [0028] この構成によると、従来の表面実装工程を基本的にそのまま適用し、簡単な工程を追加するだけで、電子部品と回路基板を半田接合すると同時に補強樹脂にて電子部品の半田接合部を補強することができるので、生産性を低下させることなく回路基板との接合部の信頼性を向上することができ、特に電子部品の電極の微小・狭ピッチ化に対応して微量の半田で接合しなければならない電子部品の実装に効果的である。
- [0029] また、回路基板上にシート状の樹脂を配置する工程と、シート状の樹脂上に半田ペーストを供給する工程と、電子部品を搭載する工程と、半田ペーストをリフロー加熱した後冷却することで、電子部品と回路基板の半田接合とシート状の樹脂を硬化させる工程をこの順で行うのが好適である。
- [0030] この方法によると、電子部品の搭載時に搭載箇所に半田ペーストが供給されていることにより、半田ペーストのタッキング力によって電子部品が回路基板上に確実に保持されて脱落の恐れがない。また、半田ペーストのリフロー加熱の際に、シート状の樹脂が軟化することによって溶融した半田が樹脂シートを貫通し、電子部品の電極と回路基板を接合し、その後、硬化したシート状の樹脂が接合部の補強及び電子回路



基板と電子部品の接着を行い、回路基板上の電子部品の接合部が補強され、接合部の信頼性向上が図られる。また、電子部品実装工程としても、半田ペースト供給前の電子回路基板にシート状の樹脂を貼り付ける工程のみが増加するだけで、従来の表面実装工程をそのまま適用して電子部品を実装できるとともに、電子部品の接合部を一括して補強することができる。

- [0031] また、シート状の樹脂に、一定間隔で穴を形成すると、リフロー加熱時に溶融した半田が穴を介して軟化したシート状の樹脂を貫通流動するため、電子部品の電極と回路基板を容易に接合できる。
- [0032] また、シート状の樹脂に、回路基板の電極接合箇所に合わせて凹部を形成すると、その凹部でのシート状の樹脂の厚さが薄くなって溶融した半田が容易に貫通流動して電子部品の電極と回路基板を確実に接合でき、かつ凹部内に半田ペーストが充填されることにより、半田ペーストの供給に用いるマスクの厚さが薄くても供給する半田ペーストの量を多くでき、微細なパターンの場合でも必要量の半田ペーストを供給できる。
- [0033] また、シート状の樹脂に、回路基板の電極接合箇所に合わせて穴を形成すると、リフロー加熱時に溶融した半田にて穴を介して電子部品の電極と回路基板の電極接合箇所の半田接合が行われるため、より一層容易に電子部品の電極と回路基板を接合できる。
- [0034] また、電子部品の電極を接合する回路基板の接合箇所に半田ペーストを印刷する工程と、印刷された半田ペーストの印刷形状を保持するように半田ペーストの流動性を抑制する工程と、半田ペーストを含む回路基板上に熱硬化可能な補強樹脂を塗布する工程と、回路基板上に電子部品を搭載する工程と、電子部品と回路基板の半田接合と補強樹脂を硬化させる工程をこの順で行う方法も好適である。
- [0035] この構成によると、印刷した半田ペーストの流動性を抑制し、その半田ペーストを含む回路基板上に補強樹脂を塗布するので、補強樹脂の塗布時に半田ペーストの印刷形状が崩れず、その後電子部品を装着した後、加熱して接合を行うとともに補強樹脂を硬化させるので、実装工程が単純で生産性良く実装することができ、かつ電子部品の微小・狭ピッチ化により印刷マスクの厚さを薄くせざる得なくなつて接合材料の

量が少なくなっても、補強樹脂にて回路基板と電子部品が接着され、また上記のように半田ペーストの印刷形状が崩れず、また半田ペーストの厚みによって電極高さにばらつきを吸収することができるため、実装品質を低下させることなく、接合信頼性の高い実装が行うことができる。

- [0036] 上記半田ペーストの流動性の抑制工程においては、補強樹脂の塗布時には半田ペーストの印刷形状を保持するが、電子部品を装着する際の装着荷重によって変形するようにその流動性を制御するのが好適である。また、半田ペーストの流動性の抑制工程は、熱風、ヒーター、マイクロ波、光による乾燥、若しくは真空乾燥によって半田ペーストを乾燥して接合材料中の溶剤などを揮発させるのが好適である。また、補強樹脂は、フラックス作用を有する樹脂を用いるのが好適である。
- [0037] また、本発明の回路基板は、電子部品接合面に、半田ペーストのリフロー加熱によって軟化し、その上の熔融半田を回路基板に流下させるシート状の樹脂が配置されているものである。また、好適には、シート状の樹脂に、一定間隔で穴が形成され、又は電極接合箇所に合わせて凹部が形成され、又は電極接合箇所に合わせて穴が形成される。
- [0038] この回路基板を用いることで、上記電子部品実装方法を従来の表面実装工程をそのまま適用して実施することができ、その効果を奏することができる。
- [0039] また、本発明の回路基板ユニットは、電子部品と、電子部品の電極を接合する電極ランドを有する回路基板と、電子部品の電極と回路基板の電極ランドを接合する半田接合部と、半田接合部を補強するように回路基板上に配置された補強樹脂とを備えた回路基板ユニットであって、補強樹脂が、回路基板の全面、若しくは少なくとも複数の電子部品が配置された所定領域の全面にわたって、実質的に同じ厚さで連続して配置されて硬化された単一の樹脂材料から成るものである。
- [0040] この回路基板ユニットの構成によれば、電子部品と回路基板の接合信頼性の高い回路基板ユニットを上述の電子部品実装方法により生産性良く得ることができ、また回路基板上の電子部品の実装密度が高く、複数の電子部品間の間隔が微小な場合でも、それらの電子部品の配置領域の全面に補強樹脂が配置されて一括して硬化されているので、それらの電子部品と回路基板の接合部を生産性良く確実に補強する

ことができる。

### 図面の簡単な説明

[0041] 図1図1A～図1Eは、本発明の第1の実施形態における電子部品実装方法の工程図である。

図2図2は、同実施形態の電子部品実装方法で製造された回路基板ユニットの斜視図である。

図3図3は、本発明の第3の実施形態における樹脂シートの斜視図である。

図4図4A～図4Fは、本発明の第4の実施形態における電子部品実装方法の工程図である。

図5図5は、本発明の第5の実施形態における樹脂シートの斜視図である。

図6図6A～図6Eは、同実施形態における電子部品実装方法の工程図である。

図7図7A、図7Bは、本発明の第1～第5の実施形態に適用できる回路基板の断面図である。

図8図8A～図8Fは、本発明の第6の実施形態における電子部品実装方法の工程図である。

図9図9A～図9Fは、従来例の電子部品実装方法の工程図である。

図10図10A～図10Fは、他の従来例のアンダーフィル実装方法の工程図である。

図11図11A～図11Eは、さらに別の従来例のノーフローアンダーフィル実装方法の工程図である。

### 発明を実施するための最良の形態

[0042] 以下、本発明の電子部品実装方法の各実施形態について、図1A～図8Fを参照して説明する。

[0043] (第1の実施形態)

図1A～図1Eは、本発明の第1の実施形態における電子部品実装方法の工程図である。本実施形態は、回路基板1に、1.0mm×0.5mmの大きさのチップ部品6(単に電子部品6と記す場合がある)と、電極の配置ピッチが0.4mmのWL-CSP(Wafer-level CSP)5(単に電子部品5と記す場合がある)を実装する方法である。図1Aにおいて、回路基板1は、例えばガラスエポキシ樹脂製で、金メッキを施された接

合用の電極ランド2を有している。次の工程で、図1Bに示すように、回路基板1上に未硬化の樹脂シート3を配設する。樹脂シート3には、厚さ $30\mu\text{m}$ の熱硬化性の樹脂シートが使用され、回路基板1の全体の大きさと同等に切り出し、回路基板1上に貼り付けて配設する。なお、樹脂シート3の大きさは、回路基板1と電子部品5、6の接合部を補強すべき領域に合わせて切り出しても良く、その厚さは回路基板1及び電子部品5、6のサイズにより適宜選定され、通常数 $10\mu\text{m}$ 〜数 $100\mu\text{m}$ のものが用いられる。

[0044] また、樹脂シート3の回路基板1との貼り付け面の粘着力は $2.0(\text{N}/\text{mm}^3)$ とした。ただし、粘着力は表面実装工程中に、回路基板1から剥離しない程度の粘着力に選定すれば良い。また、樹脂シート3の半田印刷面及び部品実装面の粘着力は、 $0.05(\text{N}/\text{mm}^3)$ とした。特に、半田ペースト供給方法として、印刷工法が用いられる場合、印刷に使用されるメタルマスクの基板面に樹脂シート3が貼り付かない程度の粘着力に調整されることが望ましい。

[0045] 次の工程で、図1Cに示すように、回路基板1の電極ランド2の上部の樹脂シート3上に、厚さ $80\mu\text{m}$ のメタルマスクを用いて半田ペースト4を供給する。その後、図1Dに示すように、チップ部品6及びWL-CSP5を搭載する。

[0046] 次の工程で、回路基板1をリフロー炉などによる加熱方式によって加熱し、図1Eに示すように、半田接合及び接合部の補強を行うことで、回路基板1に電子部品5、6が実装された回路基板ユニット9が完成する。リフロー炉では、約常温〜 $130^\circ\text{C}$ の昇温ゾーン、 $140\sim 180^\circ\text{C}$ の半田ペーストのフラックスが活性化するプリヒートゾーン、約 $180\sim 250^\circ\text{C}$ の半田が熔融し回路基板1と電子部品5、6とが半田接合される本加熱ゾーン、 $240^\circ\text{C}$ 〜常温までの冷却ゾーンから成る、約400秒程度の温度管理プロセスにて処理が行われる。

[0047] リフロー工程の数秒〜350秒程度の加熱ゾーンにおいて、樹脂シート3は軟化し、熔融した半田が軟化した樹脂シート3を貫通することによって、回路基板1と電子部品5、6とが半田7にて接合される。その後、冷却ゾーンにおいて、樹脂シート3の流動性が失われて硬化し、硬化した補強樹脂8が接合部を覆い、さらに電子部品5、6と回路基板1を接着することにより、回路基板1と電子部品5、6との接合部が補強さ

れ、その接合強度が向上する。

[0048] 図2に、以上の電子部品実装方法で製造された回路基板ユニット9の具体例を示している。この回路基板ユニット9では、回路基板1上に複数の電子部品5、6が搭載され、電子部品5、6の電極と回路基板1の電極ランド2が半田7にて接合され、その半田接合部が回路基板1上に配置された樹脂シート3が硬化して形成された補強樹脂8にて補強されており、その補強樹脂8は、回路基板1の全面にわたって実質的に同じ厚さで連続して配置されている。これによって、回路基板1上の電子部品5、6の実装密度が高く、複数の電子部品5、6間の間隔が微小な場合でも、それらの電子部品5、6の配置領域の全面に補強樹脂8が配置されて一括して硬化されているので、電子部品5、6と回路基板1の接合部が生産性良く確実に補強される。

[0049] なお、以上の説明では電子部品として、チップ部品6とWL-CSP5を使用した例を示したが、コネクタ部品などの、半田付けで接合される如何なる電子部品を使用しても良い。

[0050] (第2の実施形態)

次に、本発明の第2の実施形態について説明する。なお、以下の実施形態の説明においては、先行する実施形態と同じ構成要素については同一の参照符号を付して説明を省略し、主として相違点についてののみ説明する。

[0051] 上記第1の実施形態においては、樹脂シート3として熱硬化性樹脂シートを用いたが、本実施形態では、樹脂シート3として、熱可塑性樹脂シートを用いている。このように熱可塑性樹脂シートを用いた場合でも、同様の接合部補強効果を得ることができる。

[0052] (第3の実施形態)

次に、本発明の第3の実施形態について、図3を参照して説明する。本実施形態では、樹脂シート3のほぼ全面にわたって、例えば穴径50  $\mu$ mの細孔10を、ピッチ50  $\mu$ mの一定間隔でマトリックス状に施している。細孔10の穴径は、半田ペースト4の半田粒子にほぼ対応する数  $\mu$ mから電極ランド2の大きさに対応する径までの範囲で、適宜に選択できる。

[0053] 本実施形態においても、第1の実施形態と同様の工程にて、電子部品5、6の半田

接合を行い、接合部を一括補強することができる。また、樹脂シート3に一定間隔で細孔10を形成していることによって、リフロー工程の数秒〜350秒程度の加熱ゾーンにおいて、樹脂シート3が軟化する際、細孔10を介して溶融半田が軟化した樹脂シート3を貫通流動するため、電子部品5、6と回路基板1の間の隙間を封止するように、樹脂シート3の厚さ、すなわち補強樹脂8の厚さを厚くしても、電子部品5、6の電極と回路基板1の電極ランド2が容易かつ確実に接合される。

[0054] （第4の実施形態）

次に、本発明の第4の実施形態について、図4A〜図4Fを参照して説明する。本実施形態と第1の実施形態の相違点は、回路基板1上に配置した樹脂シート3に対して、図4Cに示すように、回路基板1の電極ランド2に合わせて凹部11を形成する工程を付加したことである。

[0055] 実装工程を順次説明すると、図4A、図4Bは、図1A、図1Bと同じであり、図4Cの工程で、回路基板1上に配置した樹脂シート3に、回路基板1の電極ランド2に合わせて凹部11を形成する。この凹部11は、半田ペースト4を印刷するメタルマスクの開口部に対応するように下面に突部を形成した治具（図示せず）を樹脂シート3の上面に押し当てることによって形成することができる。次に、図4Dの半田ペースト4の印刷工程で、樹脂シート3上にメタルマスクを用いて半田ペースト4を供給する。この半田ペースト4の印刷工程では、半田ペースト4がメタルマスクの開口部だけでなく、開口部を通して凹部11内にも充填される。その後の図4E、図4Fの工程は、再び図1D、図1Eと同じである。

[0056] 本実施形態によれば、回路基板1の電極ランド2に合わせて凹部11を形成することで、その凹部11での樹脂シート3の厚さが薄くなって溶融した半田が容易に貫通流動して電子部品5、6の電極と回路基板1の電極ランド2を確実に接合でき、かつ凹部11内に半田ペースト4が充填されることにより、半田ペースト4の供給に用いるメタルマスクの厚さが薄くても供給する半田ペースト4の量を多くでき、微細なパターンの場合でも必要量の半田ペーストを供給できる。

[0057] （第5の実施形態）

次に、本発明の第5の実施形態について、図5、図6A〜図6Eを参照して説明する

。本実施形態では、図5に示すように、樹脂シート3に、回路基板1の電極ランド2に合わせて穴12を施している。

[0058] 本実施形態においても、第1の実施形態と同様の工程にて、電子部品5、6の半田接合を行い、接合部を一括補強することができる。また、樹脂シート3に電極ランド2に合わせて穴12を形成していることによって、リフロー加熱時に溶融した半田にて穴12を介して半田接合が行われるため、電子部品5、6の電極と回路基板1の電極ランド2が容易かつ確実に接合される。

[0059] 図6A～図6Eを参照して詳しく説明する。図6Aに示すように、回路基板1は、例えばガラスエポキシ樹脂製で、金メッキを施された電極ランド2を有している。次に、図6Bに示すように、回路基板1上に樹脂シート3を配設する。樹脂シート3には、厚さ120  $\mu\text{m}$ の熱硬化性の樹脂シートが使用され、回路基板1の全体の大きさと同等に切り出し、回路基板1上に貼り付けて配設される。なお、樹脂シート3は、その穴12が回路基板1の電極ランド2に位置合わせして貼り付けられる。

[0060] また、樹脂シート3の回路基板1との貼り付け面の粘着力は2.0(N/mm<sup>3</sup>)とした。ただし、粘着力は表面実装工程中に、回路基板1から剥離しない程度の粘着力に選定すれば良い。また、樹脂シート3の半田印刷面及び部品実装面の粘着力は、0.05(N/mm<sup>3</sup>)とした。特に、半田ペースト供給方法として、印刷工法が用いられる場合、印刷に使用されるメタルマスクの基板面に樹脂シート3が貼り付かない程度の粘着力に調整されることが望ましい。

[0061] 次に、図6Cに示すように、回路基板1の接合電極ランド2上部の樹脂シート3上に、厚さ80  $\mu\text{m}$ のメタルマスクを用いて半田ペースト4を供給する。その後、図6Dに示すように、チップ部品6及びWL-CSP5を搭載する。

[0062] 次いで、図6Eに示すように、回路基板1をリフロー炉などによる加熱方式によって加熱し、半田接合及び接合部補強を行う。リフロー炉では、約常温～130℃の昇温ゾーン、140～180℃の半田ペーストのフラックスが活性化するプリヒートゾーン、約180～250℃の半田が溶融し回路基板1と電子部品5、6とが半田接合される本加熱ゾーン、240℃～常温までの冷却ゾーンから成る、約400秒程度の温度管理プロセスにて処理が行われる。

[0063] リフロー工程の数秒〜350秒程度の加熱ゾーンにおいて樹脂シート3は軟化する。また、半田ペースト4が溶融し、回路基板1と電子部品5、6とが穴12を介して半田7にて接合される。その後、冷却ゾーンにおいて、樹脂シート3の流動性が失われて硬化し、硬化した補強樹脂8が接合部を覆い、さらに電子部品5、6と回路基板1を接着することにより、回路基板1と電子部品5、6との接合部が補強され、接合強度が向上する。

[0064] (第6の実施形態)

次に、本発明の第6の実施形態について、図7A、図7Bを参照して説明する。本実施形態では、回路基板1上に樹脂シート3が予め貼り付けて配設されている。このように、予め樹脂シート3が貼り付けられた回路基板1を作成することにより、上記第1〜第5の実施形態の電子部品の接合方法を、従来の表面実装工程のみを行うことによって実施して半田接合部を補強することができる。なお、図7Bの回路基板1は、第4の実施形態に対応して樹脂シート3に凹部11が形成されている例を図示している。

[0065] (第7の実施形態)

次に、本発明の第7の実施形態を、その電子部品実装方法の工程図である図8A〜図8Fを参照して説明する。

[0066] 図8Aにおいて、1は回路基板、2は電子部品5、6の電極が接合される電極ランドであり、この回路基板1が次の半田ペースト4の印刷工程に送り込まれる。半田ペースト4の印刷工程では、回路基板1を所望のパターン開口部が形成された金属製のマスク(図示せず)を位置決めして重ね合わせ、印刷用のスキージ(図示せず)をマスク上に適正な印圧で接触させた状態で印刷方向に沿って直線移動させ、半田ペースト4をマスクの開口部に充填させ、回路基板1をマスクから版離れさせることにより、図8Bに示すように、マスクを介して回路基板1の電極ランド2上に半田ペースト4を付与する。

[0067] ここで、マスク厚は、従来の0.10mm以上(通常0.10〜0.15mm)よりも薄くして、0.06〜0.08mmの厚みとした。このようにCSP5が実装される電極ランド2に印刷可能な厚みの均一厚マスクを用いることで、従来サイズのチップ部品6を含めたすべての電子部品5、6が実装される電極ランド2に対して半田ペースト4の印刷を安定し



て行うことができる。

[0068] なお、本実施形態においては、マスク厚を0.06〜0.08mmとしたが、これに限定されるものではなく、狭ピッチの電子部品が実装される電極ランドに印刷可能な厚みであれば良い。

[0069] 次に、半田ペースト乾燥工程に移行し、電極ランド2上にクリーム半田ペースト4が印刷された回路基板1をホットプレート(図示せず)上で加熱し、半田ペースト4中の溶剤等を揮発させて乾燥することで、図8Cに示すように、流動性を抑制した半田ペースト14の状態にする。乾燥は、120〜180℃の温度で20〜120秒間行う。流動性を抑制した半田ペースト14は、後工程の未硬化樹脂材料塗布工程及び電子部品搭載工程において、未硬化樹脂材料を塗布する際の未硬化樹脂材料の流動性に対しては半田ペースト4の印刷形状を保持するが、電子部品5、6を搭載する際の搭載荷重に対しては変形するようにその流動性が制御される。

[0070] なお、本実施形態では回路基板1の全体を加熱して回路基板1上のほぼ全ての領域の半田ペースト4を乾燥したが、これに限定されるものではなく、回路基板1上に搭載される電子部品の内、1又は複数の特定の電子部品に対応した領域の半田ペースト4を選択的に乾燥しても良い。

[0071] また、乾燥する手段として本実施形態ではホットプレートを用いたが、これに限定されるものではなく、熱風、ヒーター、マイクロ波、光等による乾燥や、真空乾燥等を用いて半田ペースト4を乾燥しても良い。

[0072] 次に、未硬化樹脂材料塗布工程では、図8Dに示すように、流動性を抑制した半田ペースト14を含む回路基板1の全面に塗布装置(図示せず)等により必要量の熱硬化可能な未硬化樹脂材料15を塗布する。未硬化樹脂材料15は、通常良く使用されているエポキシ系樹脂が好適に用いられる。流動性を抑制した半田ペースト14は、未硬化樹脂材料15を塗布する際の未硬化樹脂材料15の流動によっても印刷形状が崩れることがないので、印刷形状を保持することができる。

[0073] なお、本実施形態においては、回路基板1上のほぼ全ての領域に熱硬化可能な未硬化樹脂材料15を塗布したが、これに限定されるものではなく、乾燥工程と同様に、回路基板1上に装着される電子部品の内、1又は複数の特定の電子部品に対応した

領域に選択的に塗布しても良く、その際前工程で選択的に乾燥した領域に合致した領域に塗布するのが好適である。

[0074] また、本実施形態では塗布装置を用いて塗布したが、これに限定されるものではなく、印刷装置やインクジェット装置等を用いても良く、回路基板1上に必要量の熱硬化可能な未硬化樹脂材料15を均一に供給できれば良い。

[0075] 次に、電子部品搭載工程では、電子部品搭載用の吸着ノズル(図示せず)によりチップ部品6、CSP5を順次吸着して位置決めした後、図8Eに示すように、チップ部品6、CSP5を回路基板1上に搭載する。この際、流動性を抑制した半田ペースト14は上述のようにこれらチップ部品6、CSP5を搭載する際の荷重に対しては変形するようにその流動性が制御されており、搭載後のチップ部品6の電極6a及びCSP5の電極5aは、流動性を抑制した半田ペースト14に突き刺さるような状態になり、流動性を抑制した半田ペースト14を介して電極ランド2に安定してつながっているため、CSP5の電極5aが電極高さのばらつきを有し、高さの低い電極Xを有していても、その高さばらつきを吸収して未接合等の実装不良の発生を防止することができる。

[0076] さらに、チップ部品6、CSP5を搭載する際の搭載荷重による流動性を抑制した半田ペースト14の変形と、熱硬化可能な未硬化樹脂材料15の粘着力により、搭載されたチップ部品6、CSP5を保持することで、電極ランド2に印刷可能な厚みの薄いマスクを用いることでチップ部品6用の半田ペースト14の量が少なくなってもチップ部品6、CSP5の保持力が低下することがなく、確実に保持されて次の工程に進むため、欠品等の実装不良を防止することができる。

[0077] なお、本実施形態では特に搭載荷重の制御は行わなかったが、搭載荷重を制御して、任意の荷重で装着できるようにしても良く、そうすることで流動性を制御した半田ペースト14の変形量をコントロールし、チップ部品6及びCSP5の保持力の調整や、搭載後の半田拡がり量の調整等を行って、欠品やショート等の実装不良を確実に防止することができる。

[0078] 最後のリフロー工程では、熱風や赤外線ヒーター等の熱源(図示せず)により加熱して半田ペースト14を溶融し、図8Fに示すように、溶融して凝固した半田にて回路基板1上にチップ部品6及びCSP5を半田付けし、半田7による接合部を形成する。リ

フロー条件は、鉛フリー半田の標準的なプロファイルである、140〜180℃の温度で90〜120秒間プリヒートを行い、ピーク温度を240〜250℃にし、半田熔融温度の220℃を30秒以上確保するようにする。

[0079] この際、チップ部品6の電極6aと電極ランド2は、半田ペースト14が溶融して半田付けされ、CSP5の電極5aと電極ランド2は、半田ペースト14及び半田ボールにて形成された電極5a自体が溶融して半田付けされる。また、合わせて未硬化樹脂材料15も硬化され、加熱硬化した補強樹脂8により回路基板1とチップ部品6及びCSP5が接着されて半田7による接合部の補強が行われる。かくして、CSP5は、その電極5aの半田量に半田ペースト14の半田量を加えた半田量にて半田付けを行うので、半田付け後の接合強度が向上し、かつ加熱硬化した補強樹脂8による半田7による接合部の補強で、高い接合信頼性を確保することができる。

[0080] また、加熱硬化した補強樹脂8により回路基板1とチップ部品6が接着されてその半田7の接合部の補強が行われているので、CSP5が実装される電極ランド2に印刷可能な厚みの薄いマスクを用いることでチップ部品6用のクリーム半田量が少なくなっても、高い接合信頼性を確保することができる。

[0081] なお、本実施形態においては、回路基板1上のほぼすべての領域において加熱硬化した補強樹脂8により回路基板1と電子部品5、6が接着されているが、これに限定されるものではなく、前工程の塗布工程と合致した領域において選択的に加熱硬化した補強樹脂により回路基板1と電子部品5、6を接着しても良い。

[0082] また、上記実施形態ではCSP5の電極5aが半田ボールにて形成された例を示したが、リフロー工程の加熱により溶融する半田ペースト14にて半田付けを行うので、これに限定されるものではなく、リフロー工程の加熱により溶融しない銅ボールや真鍮ボール、高温半田ボール等で電極5aが形成された電子部品であっても良い。

[0083] また、半田ペースト14のフラックスにより半田付けの際の電極や電極ランドの酸化物等の除去を行う例を示したが、これに限定されるものではなく、さらにフラックス作用を向上させるために熱硬化可能な補強樹脂がフラックス作用を有しても良い。

#### 産業上の利用可能性

[0084] 本発明は、電子部品と回路基板を半田接合すると同時に、シート状の樹脂にて電

子部品の半田接合部を補強することにより、生産性を低下させることなく、回路基板との接合部の信頼性を向上することができ、特に電子部品の電極の微小・狭ピッチ化に対応して微量の半田で接合される電子部品の実装などに有用である。

### 請求の範囲

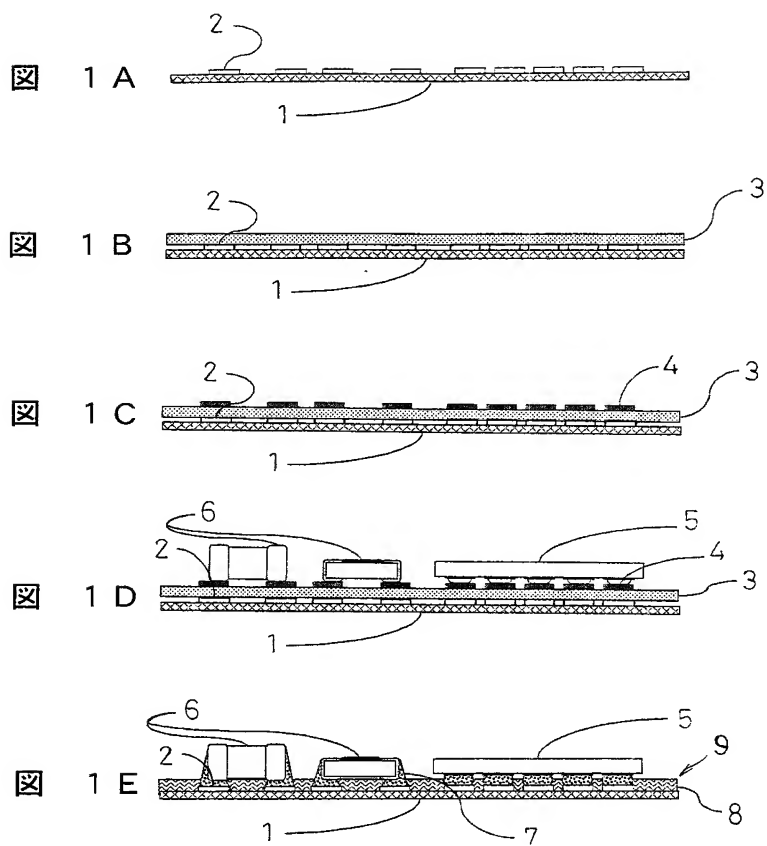
- [1] 1. 回路基板(1)と電子部品(5, 6)の接合部を樹脂(8)にて補強する電子部品実装方法であって、回路基板(1)上に未硬化の補強樹脂(3, 15)を配置する工程と、電子部品(5, 6)の電極(5a, 6a)を接合する回路基板(1)の接合箇所(2)の上部に半田ペースト(4)を配置する工程と、回路基板(1)上に電子部品(5, 6)を搭載する工程と、補強樹脂(3, 15)と半田ペースト(4)が配置され、電子部品(5, 6)が搭載された回路基板(1)を加熱した後冷却することを特徴とする電子部品実装方法。
- [2] 2. 回路基板(1)上にシート状の樹脂(3)を配置する工程と、シート状の樹脂(3)上に半田ペースト(4)を供給する工程と、電子部品(5, 6)を搭載する工程と、半田ペースト(4)をリフロー加熱した後冷却することで、電子部品(5, 6)と回路基板(1)の半田(7)接合とシート状の樹脂(3)を硬化させる工程をこの順で行う請求の範囲第1項に記載の電子部品実装方法。
- [3] 3. シート状の樹脂(3)に、一定間隔で穴(10)を形成する請求の範囲第2項に記載の電子部品実装方法。
- [4] 4. シート状の樹脂(3)に、回路基板(1)の電極接合箇所(2)に合わせて凹部(11)を形成する請求の範囲第2項に記載の電子部品実装方法。
- [5] 5. シート状の樹脂(3)に、回路基板(1)の電極接合箇所(2)に合わせて穴(12)を形成する請求の範囲第2項に記載の電子部品実装方法。
- [6] 6. 電子部品(5, 6)の電極(5a, 6a)を接合する回路基板(1)の接合箇所(2)に半田ペースト(4)を印刷する工程と、印刷された半田ペースト(4)の印刷形状を保持するように半田ペースト(4)の流動性を抑制する工程と、半田ペースト(4)を含む回路基板(1)上に熱硬化可能な補強樹脂(15)を塗布する工程と、回路基板(1)上に電子部品(5, 6)を搭載する工程と、電子部品(5, 6)と回路基板(1)の半田(7)接合と補強樹脂(15)を硬化させる工程をこの順で行う請求の範囲第1項に記載の電子部品実装方法。
- [7] 7. 半田ペースト(4)の流動性の抑制工程において、補強樹脂(15)の塗布時には半田ペースト(4)の印刷形状を保持するが、電子部品(5, 6)を搭載する際の搭載荷重によって変形するようにその流動性を制御する請求の範囲第6項に記載の電子部

品実装方法。

- [8] 8. 半田ペースト(4)の流動性の抑制工程において、半田ペースト(4)を乾燥して半田ペースト(4)中の溶剤などを揮発させる請求項7に記載の電子部品実装方法。
- [9] 9. 回路基板(1)上のほぼ全ての領域の半田ペースト(4)、若しくは特定の領域の半田ペースト(4)を選択的に乾燥する請求項8に記載の電子部品実装方法。
- [10] 10. 乾燥は、熱風、ヒーター、マイクロ波、光による乾燥、若しくは真空乾燥によって行う請求項8に記載の電子部品実装方法。
- [11] 11. 補強樹脂(15)を、回路基板(1)上のほぼ全ての領域、若しくは特定の領域に選択的に塗布する請求項6に記載の電子部品実装方法。
- [12] 12. フラックス作用を有する補強樹脂(15)を用いる請求項6に記載の電子部品実装方法。
- [13] 13. 電子部品(5, 6)と回路基板(1)を接着する作用を有する補強樹脂(15)を用いることを特徴とする請求項6に記載の電子部品実装方法。
- [14] 14. 搭載した電子部品(5, 6)は、搭載荷重による半田ペースト(4)の変形と補強樹脂(15)の粘着力により保持する請求項6に記載の電子部品実装方法。
- [15] 15. 電子部品(5, 6)接合面に、半田ペースト(4)のリフロー加熱によって軟化し、その上の溶融半田を回路基板(1)に流下させるシート状の樹脂(3)が配置されている回路基板。
- [16] 16. シート状の樹脂(3)に、一定間隔で穴(10)が形成されている請求の範囲第15項に記載の回路基板。
- [17] 17. シート状の樹脂(3)に、電極接合箇所(2)に合わせて凹部(11)が形成されている請求の範囲第15項に記載の回路基板。
- [18] 18. シート状の樹脂(3)に、電極接合箇所(2)に合わせて穴(12)が形成されている請求の範囲第15項に記載の回路基板。
- [19] 19. 電子部品(5, 6)と、電子部品(5, 6)の電極(5a, 6a)を接合する電極ランド(2)を有する回路基板(1)と、電子部品(5, 6)の電極(5a, 6a)と回路基板(1)の電極ランド(2)を接合する半田(7)接合部と、半田(7)接合部を補強するように回路基板(1)上に配置された補強樹脂(8)とを備えた回路基板ユニット(9)であって、補強樹脂

(8)が、回路基板(1)の全面、若しくは少なくとも複数の電子部品(5, 6)が配置された所定領域の全面にわたって、実質的に同じ厚さで連続して配置されて硬化された単一の樹脂材料から成る回路基板ユニット。

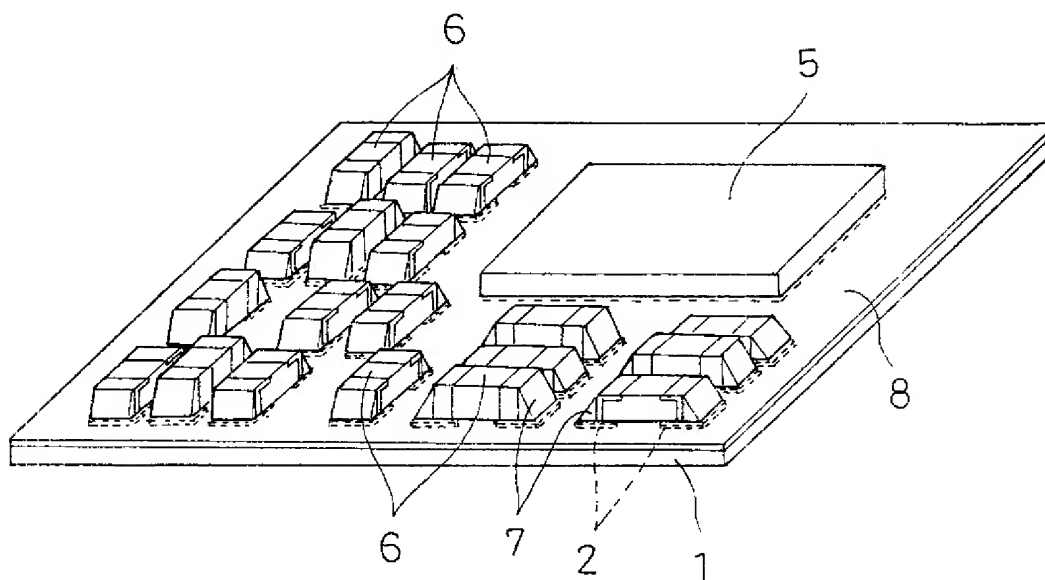
[図1]





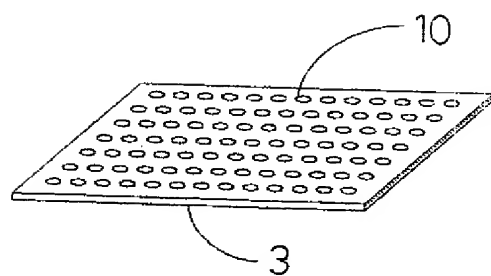
[図2]

図 2

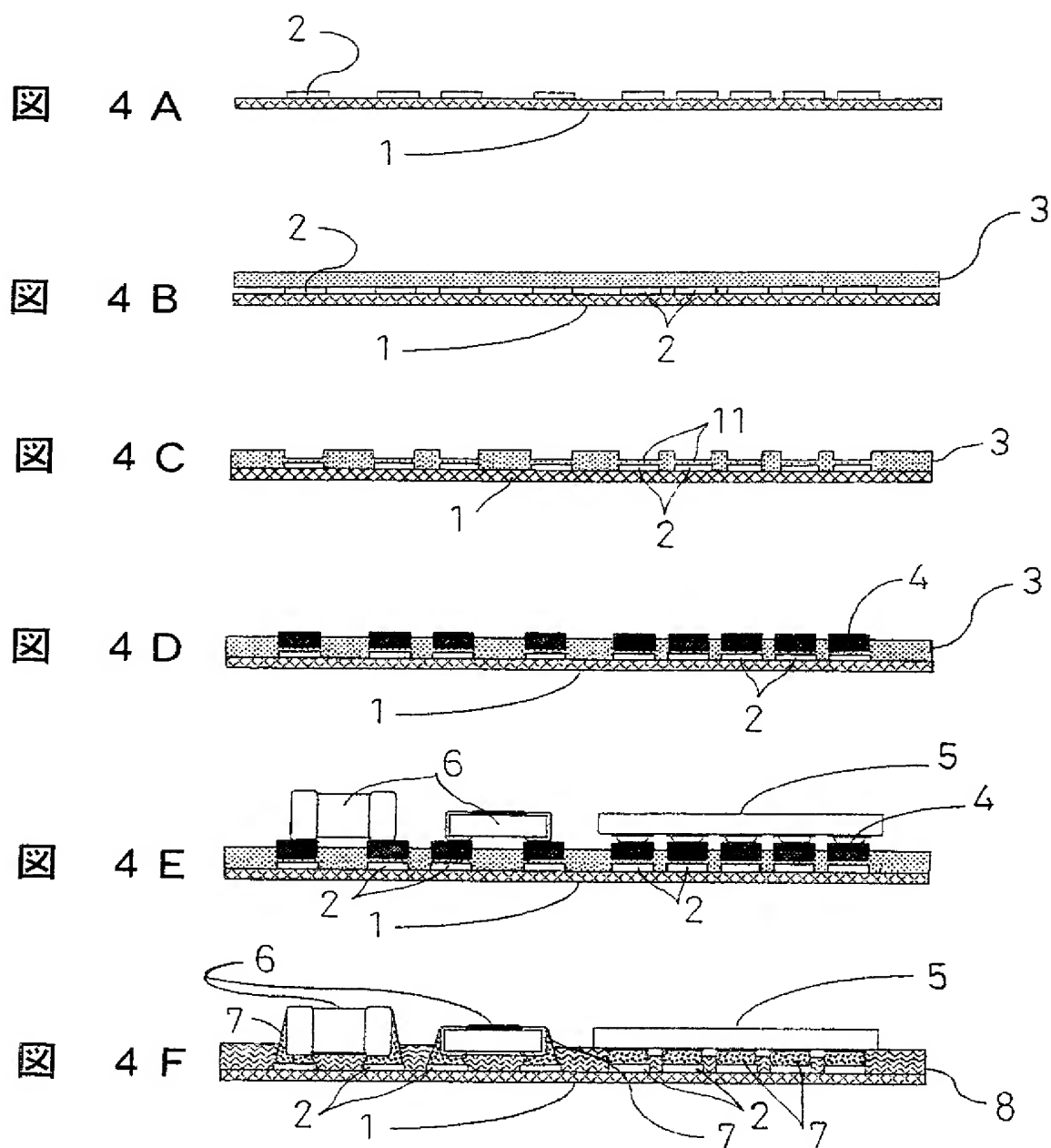


[図3]

図 3

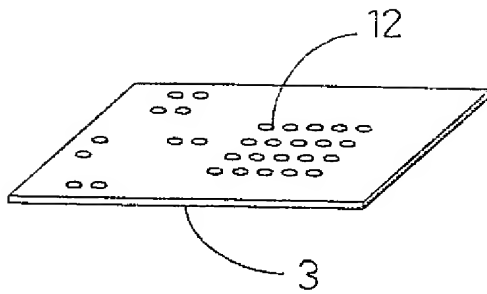


[図4]

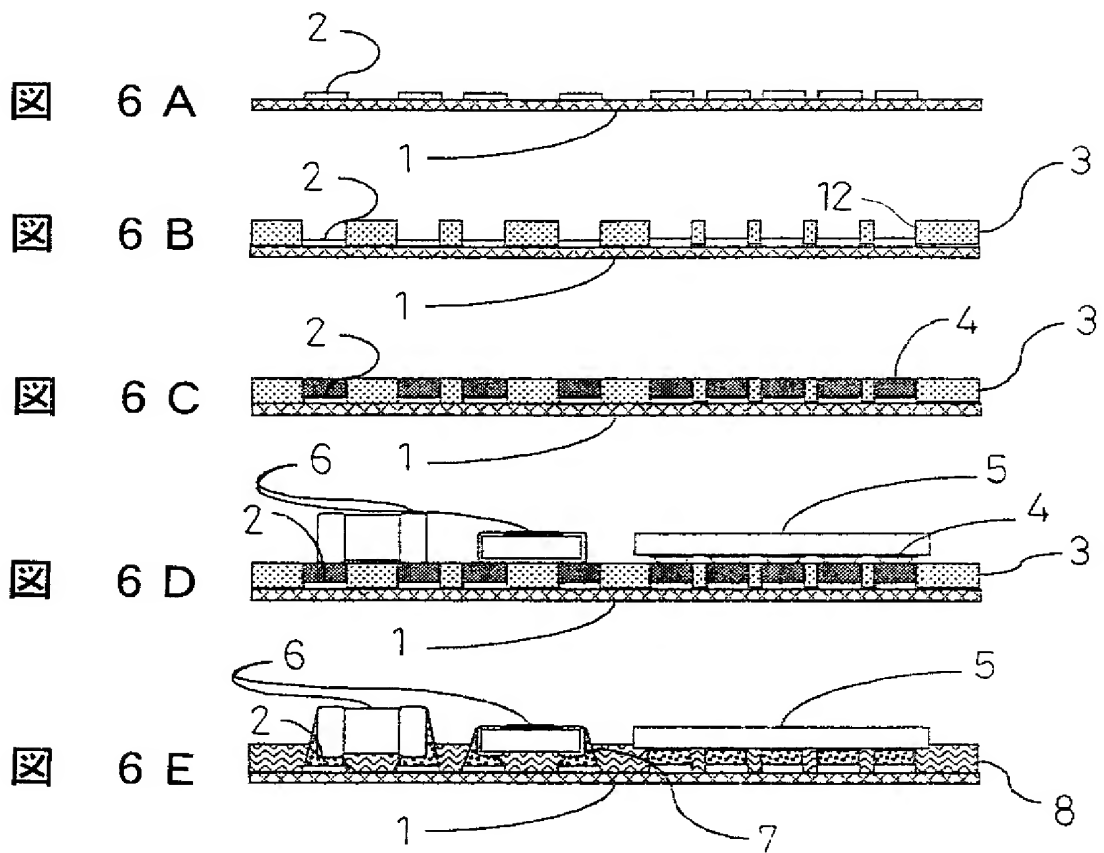


[図5]

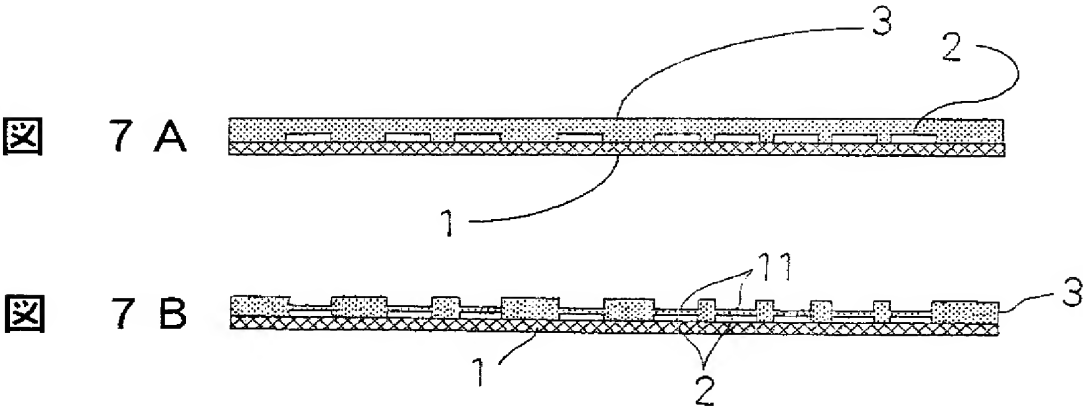
図 5



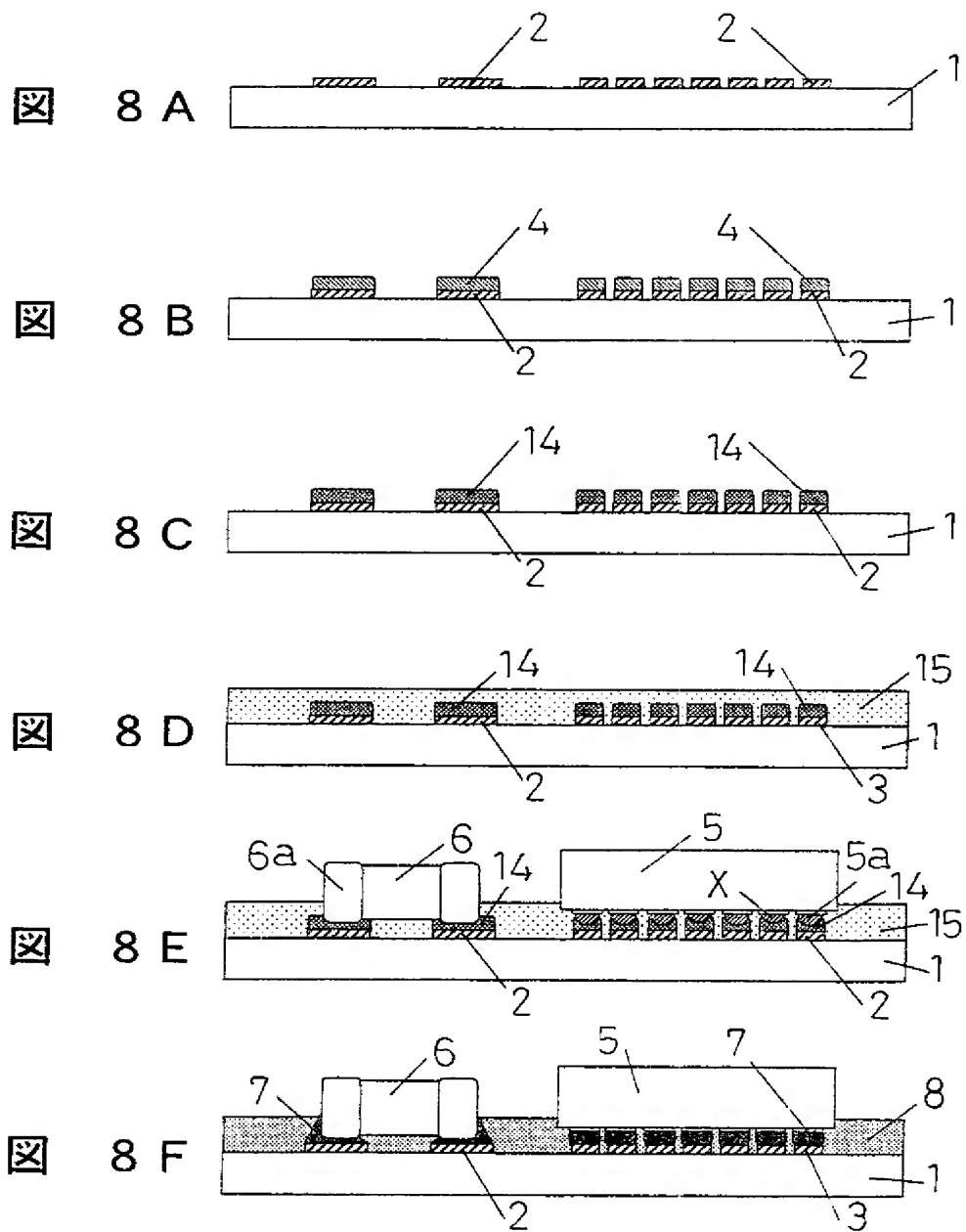
[図6]



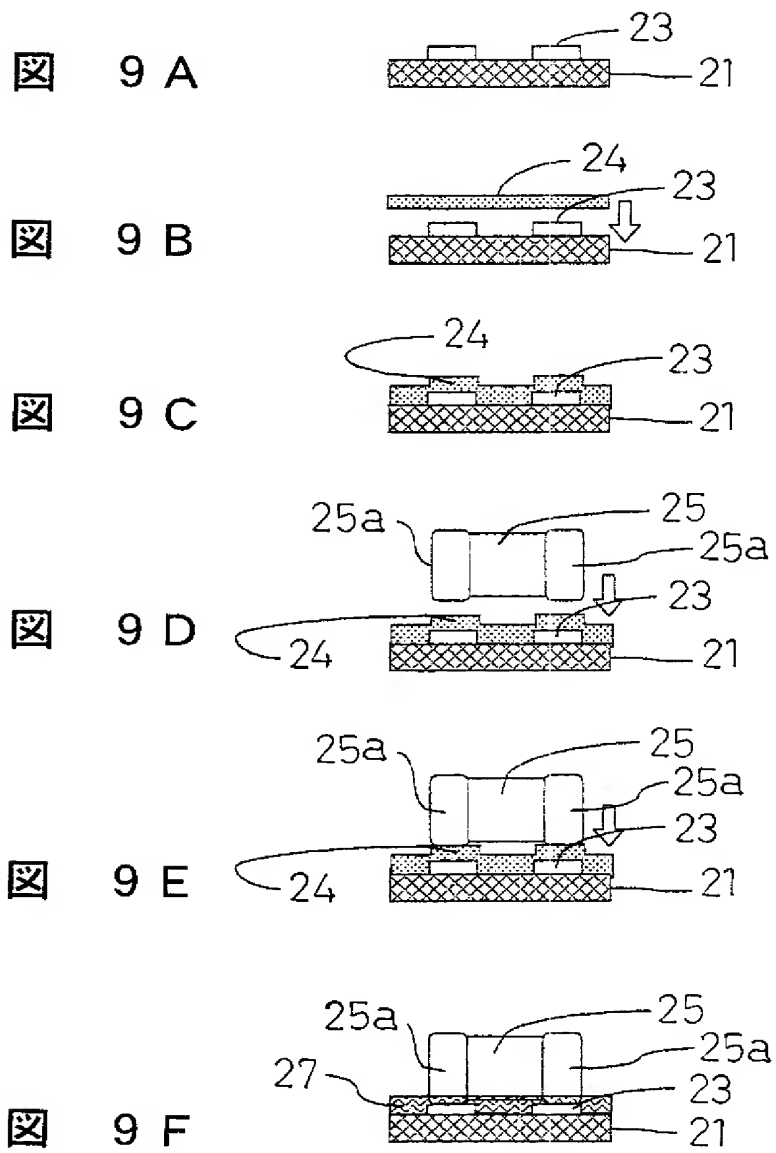
[図7]



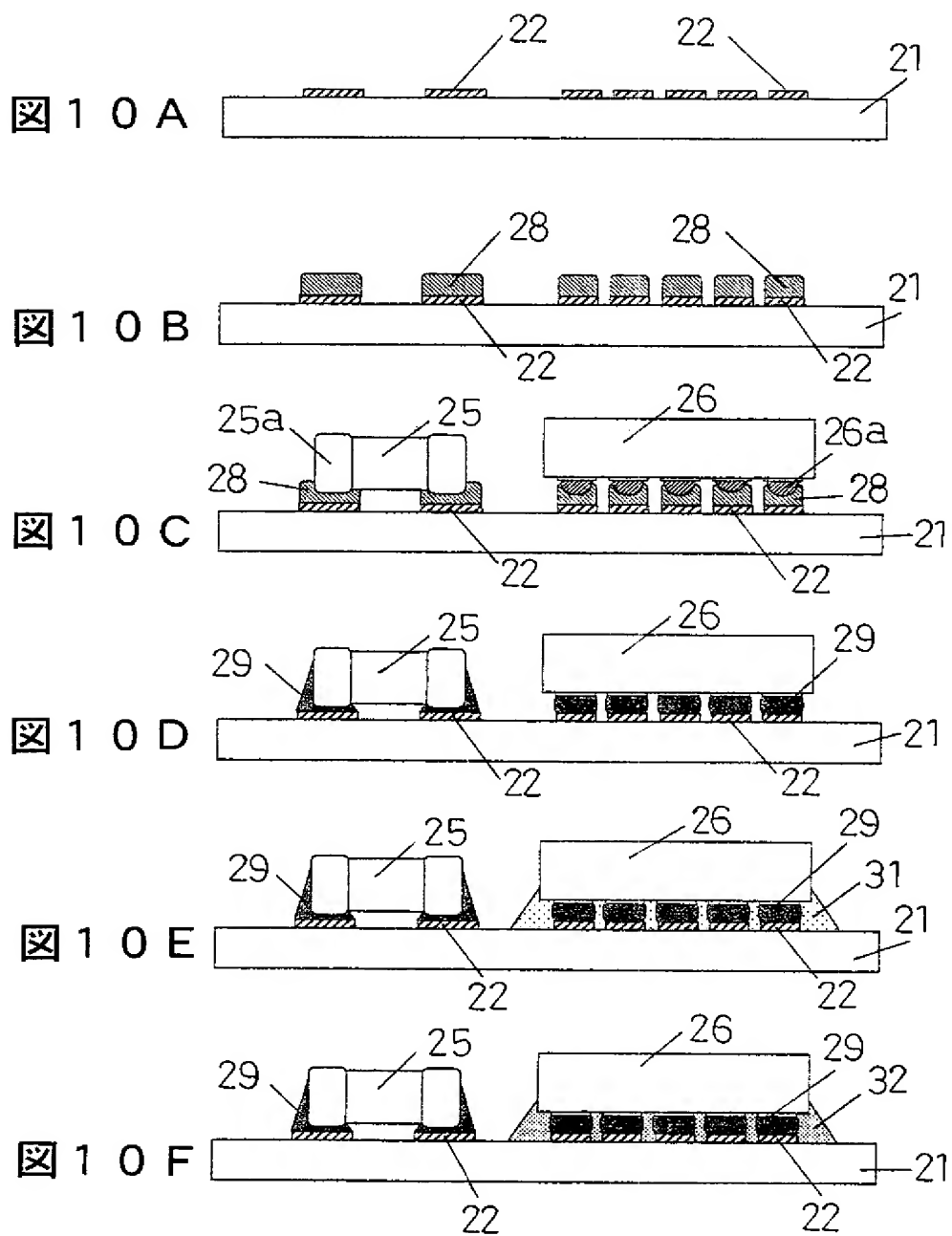
[图8]



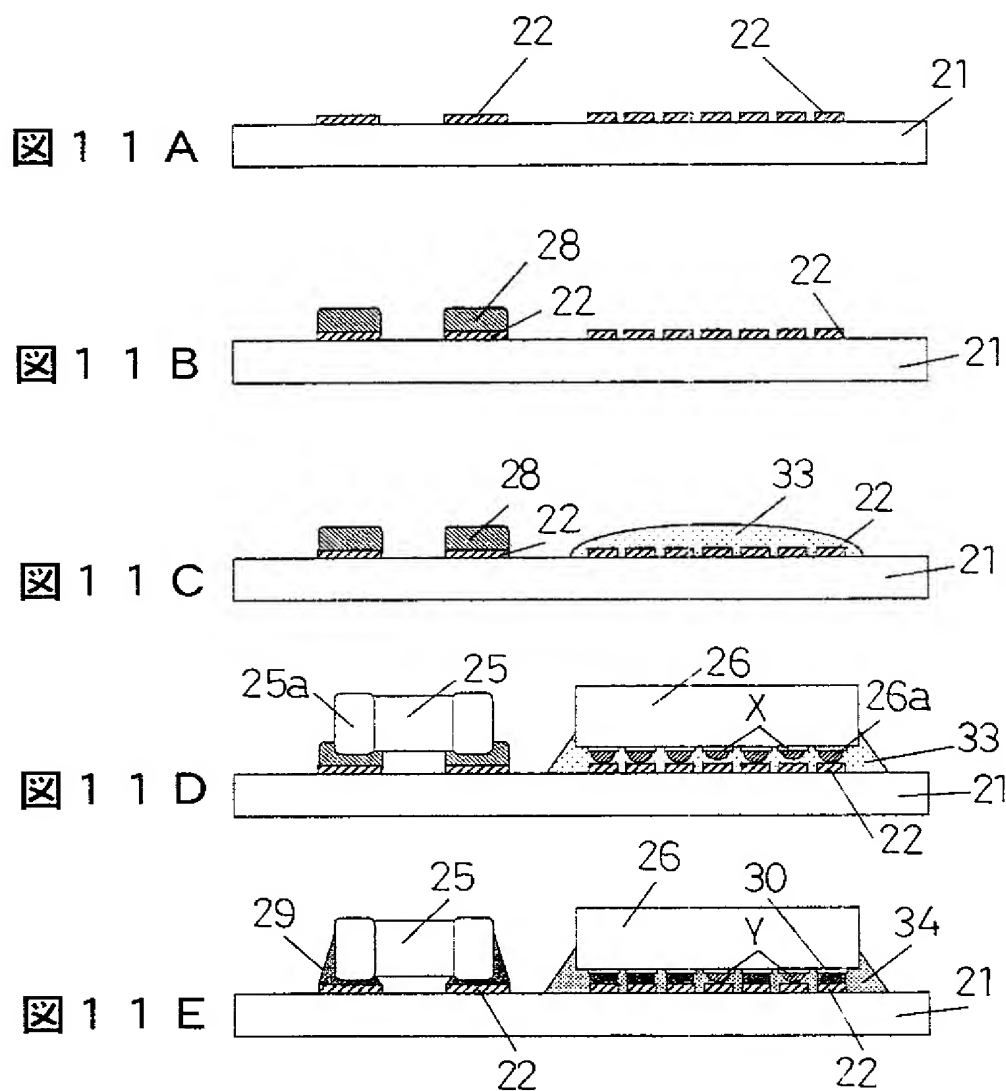
[図9]



[図10]



[図11]





## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/003043

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl.<sup>7</sup> H05K3/34

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.<sup>7</sup> H05K3/34

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005

Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2001-239395 A (TDK Corp.), 04 September, 2001 (04.09.01), Par. Nos. [0109] to [0112]; Fig. 6 (Family: none)	1 2-5
X Y	JP 2002-343828 A (Matsushita Electric Industrial Co., Ltd.), 29 November, 2002 (29.11.02), Par. Nos. [0025] to [0027], [0031] to [0034]; Figs. 1, 3 (Family: none)	15-18 2-5

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
14 June, 2005 (14.06.05)Date of mailing of the international search report  
28 June, 2005 (28.06.05)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/003043

**Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)**

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:  
because they relate to subject matter not required to be searched by this Authority, namely:
  
2. ☐ Claims Nos.:  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
  
3. ☐ Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

**Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)**

This International Searching Authority found multiple inventions in this international application, as follows:

- (1) The invention relating to claims 1-5 and 15-18 is of arranging a solder paste on a reinforcing resin.
- (2) The invention relating to claims 6-14 is of suppressing flowability of a solder paste.
- (3) The invention relating to claim 19 is of continuously arranging a reinforcing resin with a same thickness in areas whereupon a plurality of electronic components are arranged.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
  
4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1-5 and 15-18

**Remark on Protest**

- ☐ The additional search fees were accompanied by the applicant's protest.
- ☐ No protest accompanied the payment of additional search fees.

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. <sup>7</sup> H05K3/34		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. <sup>7</sup> H05K3/34		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP 2001-239395 A (ティーディーケー株式会社) 2001.09.04, 段落【0109】-【0112】、【図6】 (ファミリーなし)	1 2-5
X Y	JP 2002-343828 A (松下電器産業株式会社) 2002.11.29, 段落【0025】-【0027】、【0031】- 【0034】、【図1】、【図3】 (ファミリーなし)	15-18 2-5
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 14.06.2005	国際調査報告の発送日 28.6.2005	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 長屋 陽二郎 電話番号 03-3581-1101 内線 3391	3S 3514

## 第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲\_\_\_\_\_は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☐ 請求の範囲\_\_\_\_\_は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲\_\_\_\_\_は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

## 第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるこの国際調査機関は認めた。

- (1) 請求の範囲1-5及び15-18に係る発明は、補強樹脂上に半田ペーストを配置するものである。
- (2) 請求の範囲6-14に係る発明は、半田ペーストの流動性を抑制するものである。
- (3) 請求の範囲19に係る発明は、補強樹脂を複数の電子部品が配置された領域に同じ厚さで連続して配置するものである。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

請求の範囲1-5及び15-18

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがなかった。